

# QFP 封装互连结构电气特性建模与退化分析

胡家兴, 景 博, 黄以锋, 盛增津, 陈焱君, 张钰林

(空军工程大学航空工程学院, 陕西西安 710038)

**摘 要:** 互连结构是电子器件与印刷电路板之间机械固定及电气互联的关键部位. 针对当前互连结构退化过程监测困难与表征信号难以提取问题, 首先, 通过分析 QFP 封装互连结构的失效模式及机理, 建立其退化电气模型. 在此基础上, 搭建实时监测电路, 选取外接电容的充电时间为表征信号, 并建立退化电气模型参数与充电时间的关系. 然后, 利用 Multisim 软件和开发板模拟并验证等效电气模型参数与充电时间的关联关系. 最后, 利用小系统试验板进行随机振动试验, 研究互连结构退化过程. 通过分析充电时间响应, 并结合互连结构电镜图发现, 充电时间能够较好地表征互连结构的失效过程及失效模式.

**关键词:** 互连结构; 电气模型; 退化过程; 充电时间; 失效表征

**中图分类号:** TN406      **文献标识码:** A      **文章编号:** 0372-2112(2019)02-0366-08

**电子学报 URL:** <http://www.ejournal.org.cn>      **DOI:** 10.3969/j.issn.0372-2112.2019.02.016

## Electrical Characteristics Modeling and Degradation Analysis of QFP Package Interconnect Structure

HU Jia-xing, JING Bo, HUANG Yi-feng, SHENG Zeng-jin, CHEN Yao-jun, ZHANG Yu-lin

(College of Aeronautics Engineering, Air Force Engineering University, Xi'an, Shaanxi 710038, China)

**Abstract:** The interconnection structure is a key part between the electrical device and the printed circuit board as the mechanical fixing and electrical interconnection. Aiming at the difficulties in real-time monitoring and extracting characterization signals for the health status of interconnects, firstly, a degenerate electrical model was established in this paper, by analyzing the failure modes and mechanisms of the QFP interconnect structure. Then, according to the degraded electrical model of the interconnect structure, a real-time monitoring circuit was built, with the charging time of the external capacitor selected as the characterization signal, and the relationship between the electrical parameters of the degradation model and the charging time was established. Afterwards, the Multisim and the development board had been used to simulate and verify the relationship between the equivalent electrical model parameters and the charging time in the degradation process of the interconnect structure. Finally, in order to analyze the degradation process of interconnects, a small system test board was used for random vibration test. From the results, combined with the electron microscope image of the interconnect structure, it was found that the charge time can characterize the failure process and failure mode of the interconnect structure well.

**Key words:** interconnect structure; electrical model; degradation process; charging time; failure characterization

### 1 引言

在电子设备中, 电子器件与印刷电路板之间通过微小的焊点封装在一起, 由焊点实现芯片与电路板之间的机械固定与电气互联<sup>[1,2]</sup>. 随着电子制造技术的进步, 电子器件朝着尺寸微型化、封装高密度化的方向发展. 一块包含 CPU 芯片的电路板甚至可能有上千个微小的焊点. 而随着任务需求的多样化, 电子设备服役环

境越来越严酷, 尤其是在航空航天与军事领域, 机载或弹载电子设备通常工作在高、低温频繁转换与振动、冲击等恶劣环境中. 在严酷的外部载荷条件下, 电路板上的微互连结构很容易出现损伤, 而只要其中一个互连结构发生损伤, 就可能引发整个电子设备故障甚至失效<sup>[3,4]</sup>.

目前, 电子封装互连结构健康状态的监测主要有无损检测和有损检测两种方式. 无损检测主要利用声、

光、磁和电等特性,在不损坏使用性能的条件下,检测互连结构是否存在退化<sup>[5,6]</sup>.有损检测则通过对结构进行破坏的情况下观察结构的损伤情况.在互连结构可靠性研究中主要通过超声或 X 射线等无损检测方法对结构的缺陷及损伤情况进行初步确定,并通过切割、镶样,利用光学显微镜或扫描电镜对结构形貌及其损坏情况进行观察<sup>[7-9]</sup>.但是,目前的检测手段主要是事后检测,且无损检测精度较低,无法检测出互连结构的微米级裂纹,而有损检测需要对互连结构进行破坏.

目前在互连结构退化表征方面,主要利用其退化所引起的电、力特性的变化信息.汤巍等<sup>[10,11]</sup>将应变片贴在芯片关键焊点附近/背面的 PCB 板上,通过研究焊点附近处的应变变化规律,为焊点的寿命预测提供参考依据.但是应变测量的要求较高,其表征效果与应变位置和传感器精度密切相关.蒋礼等<sup>[12]</sup>将互连结构等效为电阻,通过测量电阻的变化来表征互连结构的退化,但是这种方法只能测出互连结构临近完全失效时的状态.

本文在分析互连结构失效模式及失效机理的基础上,将互连结构在物理结构上的损坏转化为其电气特性上的退化,建立互连结构的电气模型.然后,通过外加监测电路对互连结构的健康状态进行在线监测,确定监测信号,并建立监测信号与等效电气参数之间的关联关系.最后,进行随机振动试验,分析互连结构的退化过程.

## 2 互连结构退化过程的电气模型

方型扁平式封装(Plastic Quad Flat Package, QFP)是电子器件的主要封装形式之一,因此本文研究对象为 QFP 封装器件的互连结构.如图 1 所示为 QFP 封装示意图,本文所指的互连结构由引脚、钎料和焊盘三部分组成.

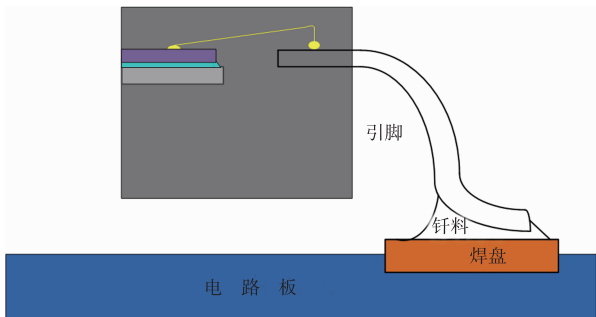


图1 QFP封装结构示意图

根据研究及统计<sup>[13]</sup>,QFP 封装互连结构的失效模式主要有四种如图 2 所示:第一种是裂纹从焊根部位开始萌生,沿引脚与钎料界面扩展,最后在引脚末端的界

面处完全断裂.第二种是裂纹从焊趾部位开始萌生,沿引脚与钎料的界面延伸直至最终断裂.第三种是裂纹在引脚下圆角处萌生,垂直圆弧从引脚外侧向内侧扩展.第四种是裂纹在引脚上圆角处萌生,垂直圆弧从引脚内侧向外侧扩展.第一种失效模式与第二种失效模式的失效位置都为钎料与引脚交界处,因此互连结构失效位置主要有三处:钎料与引脚交界处,引脚上圆角处及引脚下圆角处.

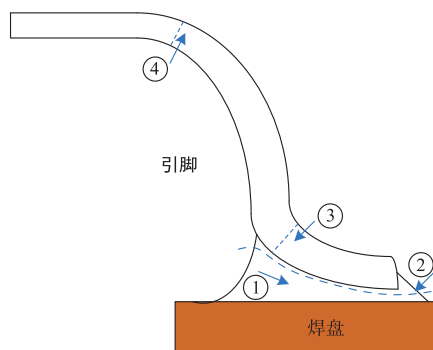


图2 QFP互连结构失效模式

在互连结构的退化过程中,宏观物理结构上主要表现为裂纹的扩展.根据裂纹萌生及扩展的阶段,互连结构等效电气模型可分别等效为三种情况:

(1)当互连结构没有发生损坏时,其裂纹长度为  $0\mu\text{m}$ ,此时互连结构可等效为一个阻值很小的电阻  $R_1$ .

(2)当互连结构有裂纹产生,但裂纹没有贯穿时,裂纹处可等效为电阻  $R_1$  与电容  $C_1$  的并联,互连结构其余部分等效为  $R_2$  具体如图 3 所示.在裂纹的扩展中, $R_1$  与  $C_1$  发生相应的变化.

(3)当形成贯穿裂纹时, $R_1$  无穷大,此时裂纹处等效为一个电容.

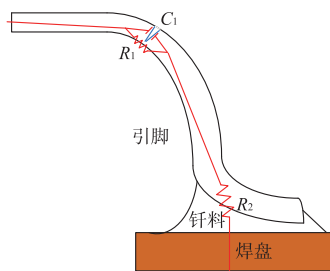


图3 互连结构的单裂纹电气模型

电阻的一般公式为  $R = \frac{\rho L}{A_R}$ ;其中  $L$  为导体的长度,  $A_R$  为电流通过导电导体的横截面面积,  $\rho$  为导电材料的电阻率.对于 QFP 封装互连结构,电流通过的横截面积可等效为  $A_R = h \cdot d \cdot (1 - D)$ ,  $d$  为引脚的宽度,  $h$  为引脚的厚度,  $D$  为管脚的损伤因子.互连结构完好时  $D =$

0,电阻值较小;完全断裂时  $D = 1$ ,电阻值无穷大,相当于断开.在裂纹的扩展中,裂纹处的等效电阻值逐渐增大.

平板电容器的表达式为:

$$C = \frac{\epsilon A_c}{d_c} = \frac{\epsilon_0 \epsilon_r A_c}{d_c}$$

其中,  $\epsilon_0$  为真空介电常数,  $\epsilon_0 = 8.85 \times 10^{-12}$  (F/m);  $\epsilon_r$  为材料相对介电常数,空气  $\epsilon_r = 1.000585$ ;  $A_c = d \cdot h / (1 - D)$  为电容器的面积;  $d_c$  为板级之间的距离,等效为互连结构裂纹的张开宽度.随着裂纹的扩展,裂纹处等效电容逐渐增大.

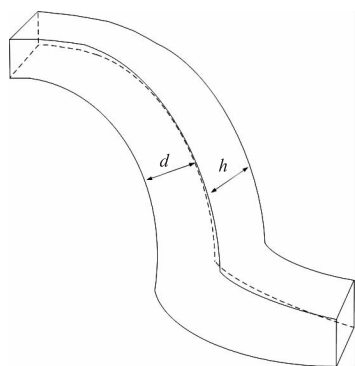


图4 引脚尺寸示意图

在实际服役条件下, QFP 封装互连结构通常表现为多种失效模式同时发生,裂纹在多个位置萌生扩展,此时互连结构的电气模型可以等效为多处裂纹等效模型的串联.随着裂纹的扩展,互连结构的电气参数(电阻与电容参数)发生变化,通过对这些参数的测量就可实现对 QFP 封装互连结构健康状态的监测.

### 3 互连结构在线监测及表征

#### 3.1 监测电路原理

在裂纹扩展的过程中,互连结构等效阻抗值随裂纹的增长而变化.本文利用 RC 电路充放电原理,在互连结构后端串联一定值的电容,通过测量外加电容的两端电压累积到一定值所需的时间,来反映互连结构阻抗值的变化,从而表征互连结构的健康状态.

如图 5 所示为 RC 电路原理图.其中  $R_1$  与  $C_1$  为裂纹处等效电阻与电容,  $R_2$  为互连结构其余部分的等效电阻,  $U_1$  为裂纹处两端电压,  $U_2$  为外加电容  $C_2$  两端电压.根据电路原理可知:

$$U_1 + C_2 R_2 \frac{dU_2}{dt} + U_2 = V_u \quad (1)$$

$$R_1 \left( C_2 \frac{dU_2}{dt} - C_1 \frac{dU_2}{dt} \right) + C_2 R_2 \frac{dU_2}{dt} + U_2 = V_u$$

对式(1)进行拉普拉斯变换,并整理可得:

$$U_2 = V_u \frac{\omega_2 s + \omega_1 \omega_2}{s^2 + \omega_2 s + Ms + \omega_1 \omega_2} \quad (2)$$

其中  $s$  为拉普拉斯变量,  $M = \left( \frac{C_2}{C_1} + \frac{R_2 C_2}{R_1 C_1} \right) / R_2 C_2$ ,  $\omega_1 = 1/R_1 C_1$ ,  $\omega_2 = 1/R_2 C_2$ .

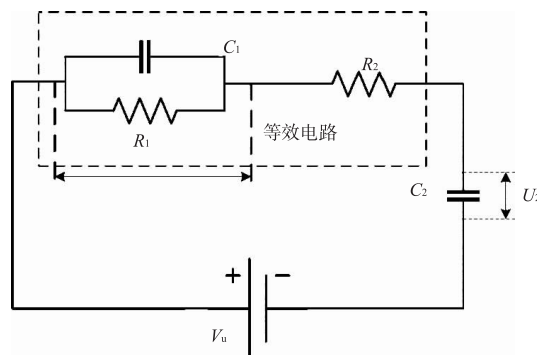


图5 RC电路原理图

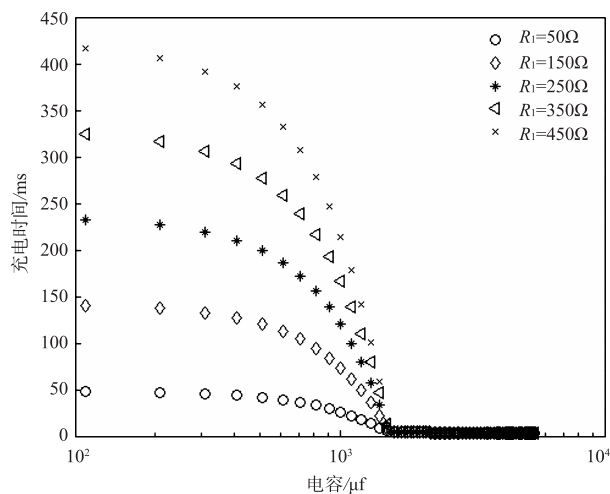


图6 充电时间随裂纹等效电阻电容变化曲线

等效电路中  $R_1$  和  $C_1$  大小的变化会影响电容  $C_2$  两端电荷积累(即电压差)的快慢,如图 6 所示为电容  $C_2$  两端电压从 0 到 2V 所需的时间(定义为充电时间,下文中所指充电时间如无特别说明,都是指电容  $C_2$  的充电时间)与等效电阻、电容的关系曲线.

#### 3.2 等效电阻电容与充电时间关系的建立

在互连结构失效的过程中,裂纹的扩展主要导致等效电容  $C_1$  与等效电阻  $R_1$  的变化,所以需要建立充电时间与等效电阻和电容的关系.

利用公式(2)计算不同等效电阻与电容下,电容  $C_2$  的充电时间,然后分别拟合充电时间与等效电阻和等效电容之间的关系.结果显示,等效电阻与充电时间呈线性关系,拟合效果如图 7 所示,此图为不同电容下等效电阻与充电时间的拟合关系.

经过计算发现,当等效电容值超过  $1700 \mu\text{f}$  时,充

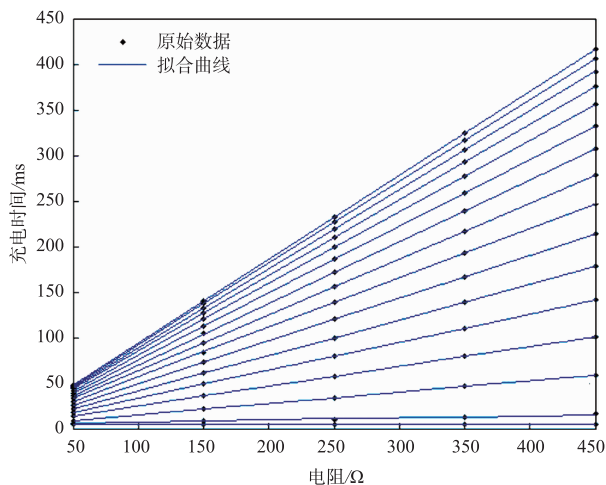


图7 不同等效电容下充电时间与等效电阻拟合曲线

放电的时间趋近于零,因此等效电容的范围为 0 ~ 1700 μf. 在该范围内对等效电容与充电时间进行多项式拟合,阶次为 2,公式为:  $y = p_2x^2 + p_1x + p_0$ . 在此次拟合的过程中,取  $R_2 = 2\Omega, C_2 = 1000\mu\text{f}$ . 拟合曲线如图 8 所示,平均拟合  $R$  方为 0.98. 通过分析发现,曲线拟合参数  $p_1, p_2, p_3$  随等效电阻  $R_1$  呈线性变化,如图 9 所示.

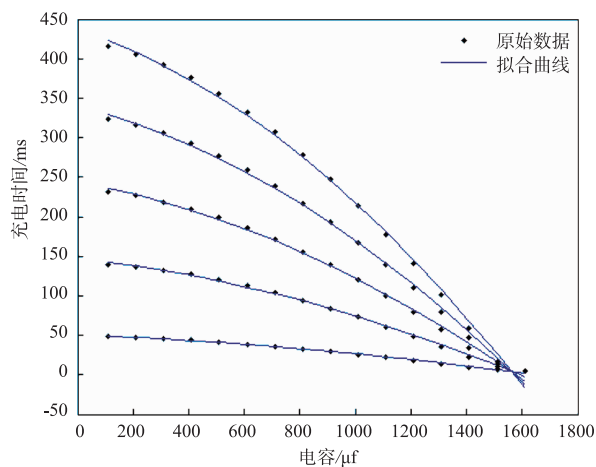


图8 不同等效电阻下等效电容与充电时间拟合曲线

通过以上的拟合及分析发现充电时间与等效电阻呈线性关系,充电时间与等效电容呈二次多项式关系. 故假定充电时间与等效电阻、等效电容之间的关系式为:

$$T = k_1 R_1 C_1^2 + k_2 C_1^2 + k_3 R_1 C_1 + k_4 C_1 + k_5 R_1 + k_6 \quad (3)$$

其中  $k_1, \dots, k_6$  为待定参数,通过数据拟合,得出参数的拟合值如表 1 所示. 在该拟合下,均方根误差  $RMSE = 4.9117, R$  方为 0.9982,说明该拟合方程具有较好的拟合效果,拟合曲面与仿真数据如图 10 所示. 图 10 显示了充电时间随等效电阻及等效电容的变化关系,图中

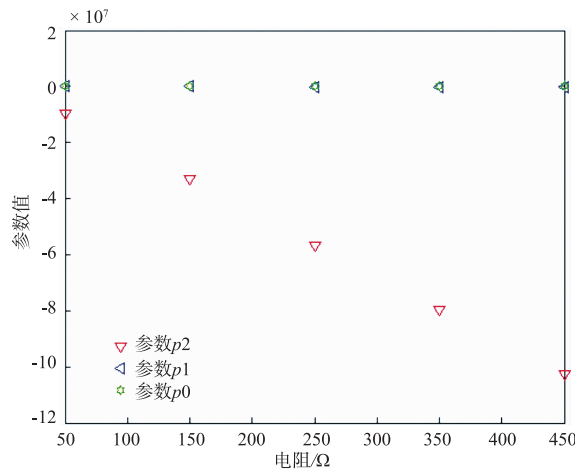


图9 拟合参数随等效电阻变化图

表明充电时间随着电阻增大而增大,随电容变小而增大.

表 1 参数拟合值

参数	数值	95% 置信区间
$k_1$	-232700	[ -2.753e5 -1.901e5 ]
$k_2$	1776100	[ -1.045e7 1.401e7 ]
$k_3$	-254.9	[ -330.2 -179.6 ]
$k_4$	-1849.7	[ -2.347e4 1.977e-4 ]
$k_5$	0.9656	[ 0.9374 0.9938 ]
$k_6$	2.7341	[ -5.357 10.83 ]

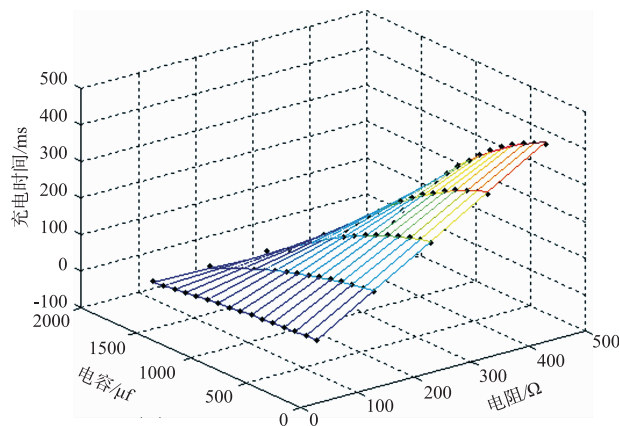


图10 等效电阻、电容与充电时间拟合关系

### 3.3 监测电路设计

结合 RC 电路原理,在互连结构后端串联电容,两两为一组,如图 11 所示. 其中互连结构 1 为被测互连结构,互连结构 2 为反馈互连结构. 通过控制被测互连结构前端即 B 点的电压,实现器件管脚高低电平的输出. 不同的芯片其高低电平的阈值不同. 当管脚输出高电

位时,等效于被测互连结构前端串联电势较高电压源,与互连结构及电容形成 RC 电路,对电容  $C_2$  进行充电. 管脚输出低电位时,等效于被测互连结构前端串联电势较低电压源,对电容进行放电. 反馈互连结构用于信息的反馈,决定计时的结束. 充放电时间受互连结构等效阻抗与外接电容值的影响. 外接电容不变时,充放电时间只与互连结构等效阻抗相关. 通过测量充放电时间便可推导出互连结构的等效阻抗,间接判断互连结构的健康状态.

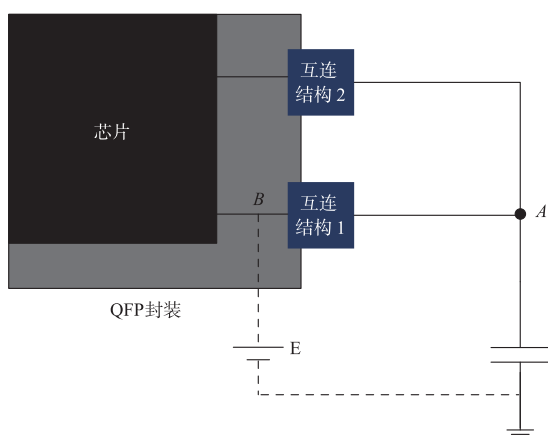


图11 互连结构监测电路

利用 Multisim 电路仿真软件对该测试电路进行测试,如图 12 所示为电路监测仿真电路图. 利用开关  $S_1$  来模拟管脚的通断, $R_1$  代表互连结构的等效电阻,通过调整  $R_1$  大小模拟互连结构裂纹扩展所导致的电阻增大过程. 由于 STM32 的高电平触发电压为 2V,故只测量电容从 0V 到 2V 的充电时间,其中  $C_1 = 330\mu\text{f}$ , $R_2 = 2\Omega$ , $C_2 = 1000\mu\text{f}$ . 通过仿真可以得出与上节相吻合的结果,即充电时间与等效电阻呈线性关系,具体结果如表 2 所示,由此也验证了上节所推导的关系及公式.

随着裂纹的产生,裂纹处等效电容  $C_1$  大小也会发生变化. 由上节推导充电时间和等效电容之间存在二阶多项式关系,充电时间随等效电容增大而减小. 在裂

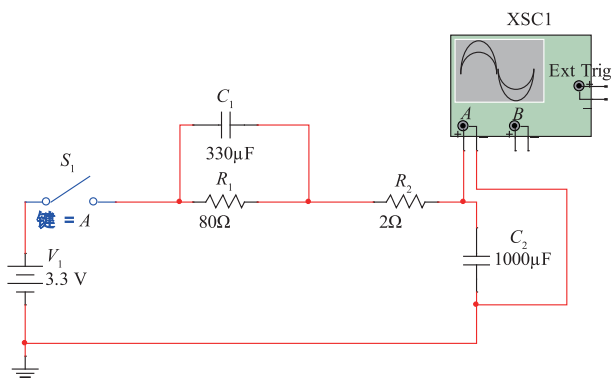


图12 监测电路仿真图

纹的扩展中,等效电容的变化也会在充电时间中有所反应.

表 2 等效电阻与充电时间关系

$R_1$ 电阻值( $\Omega$ )	充电时间(ms)
50	43.967
100	86.951
150	129.935
200	172.920
250	215.904
300	258.888
350	301.872
400	344.856

### 3.4 开发板实验验证

由于 QFP 封装芯片的时钟频率为固定值,并且时钟会有一些波动,所以利用开发板来确定外接测量电容值的大小. 作为外接电容,也需考虑其体积,不易太大. 同时也可对上面部分的分析进行初步验证. 本节使用的开发板芯片为 STM32F103ZET6,高电压阈值为 2V. 按照互连结构监测电路,选取两个互连结构为一组,一个为被测互连结构,另一个为反馈互连结构,外部串联电容,利用定时器测量从被测互连结构被输出高电位到反馈互连结构返回高电位的时间差  $\Delta t$ . 被测互连结构后端串联可变电阻,模拟互连结构退化过程中的电阻变化.

选取四个不同阻值电容 ( $330\mu\text{f}$ ,  $550\mu\text{f}$ ,  $1000\mu\text{f}$  和  $2200\mu\text{f}$ ),对互连结构退化过程进行模拟. 不同电容下充电时间与互连结构等效电阻演变关系如图 13 所示,其基本呈线性关系,与上文中的推导一致. 在电阻变化的初始阶段有一段盲区,即无法通过充放电时间的变化来反映互连结构等效电阻的变化,并且电容越小,盲区越大,其初始充电时间越小,具体如表 3 所示. 这主要由两方面原因造成:(1)互连结构及导线有一定的阻值,由  $\tau = RC$  可知,时间常数随电容增大而增大,故存在初始充电时间,并且随电容增大而变大;(2)由于开发板具有固定的时钟,使其测量的最高精度值固定,并且外加电容的不同,导致电阻值的变化所引起的时间常数变化不一样. 当电容越大时,同一电阻值的变化量所引起的时间常数变化越大,即测量精度越大,从而导致盲区的差异性. 通过分析可以发现  $1000\mu\text{f}$  时,初始电阻适中,盲区较小,测量精度较高,并且其体积较小,能够较高的满足测量精度和物体体积的要求,所以选择外接电容值  $C_2 = 1000\mu\text{f}$ .

表 3 不同电容下盲区电阻及充电时间

电容值( $\mu\text{f}$ )	初始充电时间(ms)	盲区电阻( $\Omega$ )
330	10	25
550	15	15
1000	29	10
2200	62	8

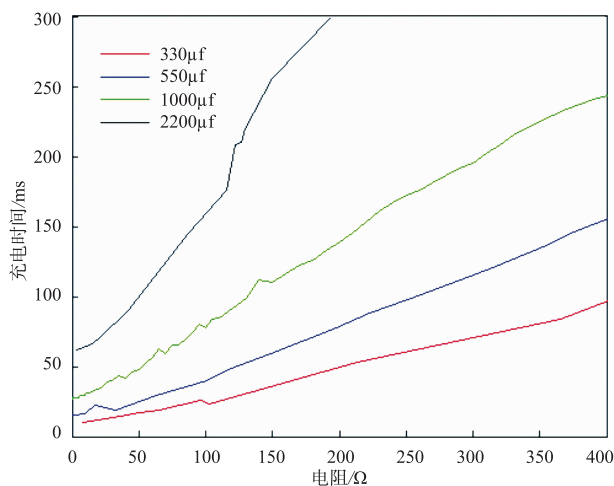


图13 不同电容下电阻与充放电时间关系

#### 4 退化实验结果分析

按照互连结构在线监测方案设计小系统验证试验板,该实验板选用芯片 STM32F103VBT6,8MHz 晶振,及  $1000\mu\text{f}$  外加电容.每个实验板上选取 16 组互连结构进行监测,并通过串口实时地传输所测得的充电时间,如图 14 所示为设计的小系统试验板.利用东菱 ES-6-230 振动台对试验板施加窄带随机振动,振动频率范围为  $220 \sim 260\text{Hz}$ ,功率谱密度设定为  $0.8\text{g}^2/\text{Hz}$ ,观察在随机振动下,充电时间的响应.

试验后,对样件进行切割,镶样,剖光处理,并在扫描电镜下进行观察.从结果分析来看,互连结构主要呈现出了三种失效模式,在引脚与钎料界面、引脚上圆角和引脚下圆角三处出现了裂纹的萌生及扩展,其中以引脚与钎料界面处或引脚上圆角处的损伤为主,即模式 1 或模式 4 为主要失效模式.

如图 15 和图 16 所示为管脚充电时间及电镜结果图,从中可以看出充电时间呈现出多阶段变化过程,既有突变也有渐变,在后阶段主要表现为最大值逐渐增大,与前文分析的等效电阻值增大导致的充电时间变长的现象相符,并与之前的研究具有一定的相似性<sup>[14]</sup>.

从图 16 中可以看出,互连结构中引脚与钎料界面处和引脚下圆角处出现了裂纹,其中引脚与钎料界面处的裂纹起主要作用,即模式 1 为主要失效模式.互连结构中产生裂纹后,其裂纹处的等效模型为电阻  $R_1$  与



图14 试验板样件

电容  $C_1$  的并联.随着裂纹的扩展,电流通过的横截面积变小,电阻值变大,导致充电时间变长.振动过程中,裂纹会随着振动循环开开合合.在裂纹分开时,等效为电容两板级之间距离  $d_c$  较大,此时等效电容值  $C_1$  较小,电容  $C_2$  的充电时间主要随等效电阻  $R_1$  变化.随着裂纹逐渐靠拢, $d_c$  变小,等效电容  $C_1$  增大,则充电时间变小.故在试验的后阶段,充电时间在整体上呈变长的趋势,但在局部有变短的现象.在第一种失效模式下,钎料与引脚的接触面积较大,裂纹扩展所导致的电阻值变化较大.在试验过程中,充电时间的变化中主要受电阻的影响,同时由于振动的存在,导致电容值变化,所以呈现出充电时间的局部波动.

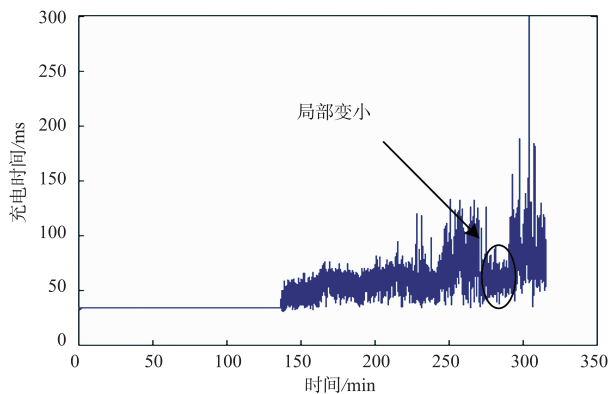


图15 模式1主导时充电时间响应曲线

当互连结构的失效主要为引脚上圆角处断裂时(模式 4),在引脚与钎料界面处也有微小的裂纹萌生(模式 1),如图 18 所示.在这种情况下,由于铜的脆性较钎料要强,故裂纹的扩展较快,充电时间后阶段变化较短.铜导电率较高,导电性好,并且引脚宽度小,裂纹萌生后,电流通过的横截面积变化较小,从而导致等效电阻变化较小,但是振动的存在造成等效电容值变化较大,因此主要表现为等效电容值的变化.循环振动导致裂纹的间隙周期性变化,从而使得等效电容值也周期性的变化,当等效电容变大时,充电时间变短,因此呈现出图 17 中后阶段的变化现象.充电时间的最大值有略微的增加,但其主要呈下降趋势,充电时间最小值随

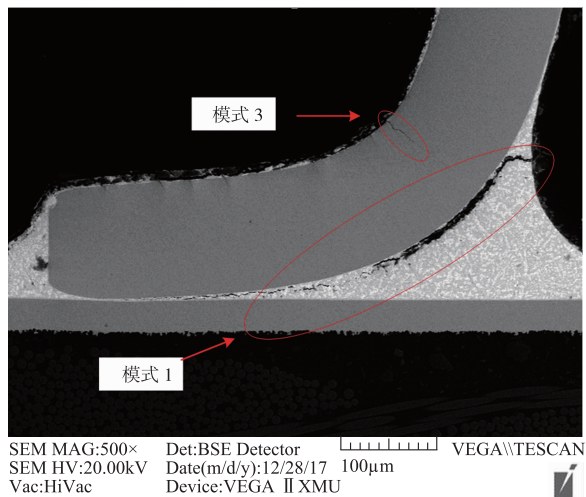


图16 模式1主导时的互连结构电镜图

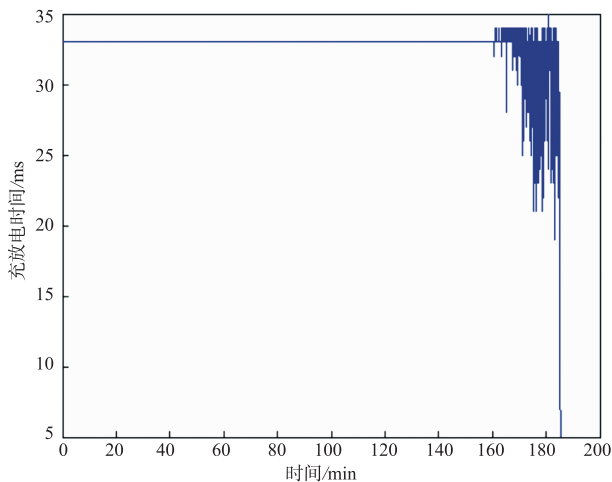


图17 模式4主导时的充电时间响应曲线

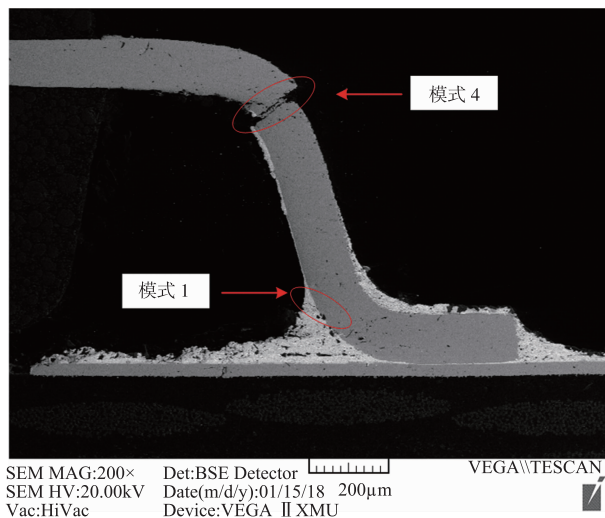


图18 模式4主导时的互连结构电镜图

着互连结构的退化逐渐减小,最终突然趋近于零,这是

由互连结构发生突变完全断裂所导致。

## 5 结论

本文针对 QFP 封装互连结构的退化及失效表征问题,结合裂纹萌生与扩展的特点,建立了互连结构退化电气模型,并设计了监测电路对互连结构的健康状态进行实时监测。通过仿真和实验分析了互连结构退化和失效的表征。

监测方案的仿真结果表明,充电时间随着互连结构等效电阻增大而增大,随着等效电阻变小而增大。随机振动实验结果表明,互连结构的失效主要发生在引脚与钎料界面、引脚上圆角和引脚下圆角。充电时间作为互连结构的健康状态信号能够表征互连结构的失效和退化。当互连结构的失效主要出现在引脚与钎料界面处时,充电时间主要表现为整体上变长局部变短;而互连结构的失效主要出现在引脚上圆角处时,充电时间则主要表现为变短。

## 参考文献

- [1] Shnawah D A, Sabri M F M, Badruddin I A. A review on thermal cycling and drop impact reliability of SAC solder joint in portable electronic products [J]. *Microelectronics Reliability*, 2012, 52(1): 90-99.
- [2] 景博, 胡家兴, 黄以锋, 等. 电子设备无铅焊点的热疲劳评估进展与展望 [J]. *空军工程大学学报(自然科学版)*, 2016, 17(6): 35-40.  
Jing Bo, Hu Jiaying, Huang Yifeng, et al. Thermal fatigue assessment progress and prospect for Lead-free solder joints of electronic equipment [J]. *Journal of Air Force Engineering University (Natural Science Edition)*, 2016, 17(6): 35-40. (in Chinese)
- [3] Kim C U, Bang W H, Xu H, et al. Characterization of solder joint reliability using cyclic mechanical fatigue testing [J]. *Journal of Metals*, 2013, 65(10): 1362-1373.
- [4] Che F X, Pang J H L. Study on board-level drop impact reliability of Sn-Ag-Cu solder joint by considering strain rate dependent properties of solder [J]. *IEEE Transactions on Device and Materials Reliability*, 2015, 15(2): 181-190.
- [5] 李乐, 陈忠, 张宪民. 复杂背景下 X 射线 BGA 焊点气泡检测 [J]. *焊接学报*, 2015, 36(3): 80-84+5.  
Li le, Chen Zhong, Zhang Xianmin. Void deflection of solder joints under complex X-ray imaging background [J]. *Transactions of the China Welding Institution*, 2015, 36(3): 80-84+5. (in Chinese)
- [6] Zhang Junsheng, Wang Mingquan, Wang Yu, et al. Void defect detection in BGA solder joints using mathematical morphology [J]. *Journal of Measurement Science and Instrumentation*, 2017, 8(2): 199-204.

- [7] 吴尘,陈伟元. 基于染料渗透试验的 BGA 焊点失效分析[J]. 现代制造工程,2016(10):111-114.  
Wu Chen, Chen Weiyuan. Failure analysis of BGA solder joints based on dye penetrate testing[J]. Modern Manufacturing Engineering,2016(10):111-114. (in Chinese)
- [8] Lee C J, Chen W Y, Chou T T, et al. The investigation of interfacial and crystallographic observation in the Ni(V)/SAC/OSP Cu solder joints with high and low silver content during thermal cycling test[J]. Journal of Materials Science: Materials in Electronics, 2015, 26(12): 10055-10061.
- [9] Li S, Yan Y. Intermetallic growth study at Sn-3.0 Ag-0.5 Cu/Cu solder joint interface during different thermal conditions[J]. Journal of Materials Science: Materials in Electronics, 2015, 26(12): 9470-9477.
- [10] Tang W, Jing B, Huang Y F, et al. Feature extraction for latent fault detection and failure modes classification of board-level package under vibration loadings[J]. Science China Technological Sciences, 2015, 58(11): 1905-1914.
- [11] 汤巍, 景博, 黄以锋, 等. 温度与振动耦合条件下的电路板级焊点失效模式与疲劳寿命分析[J]. 电子学报, 2017, 45(7): 1613-1619.  
Tang Wei, Jing Bo, Huang Yifeng, et al. Analysis of failure modes and life of solder joints under coupling of vibration and thermal loads [J]. Acta Electronica Sinica 2017, 45(7): 1613-1619. (in Chinese)
- [12] 蒋礼, 伍晓霞, 潘毅, 等. 基于裂纹扩展的无铅焊点阻抗等效模型[J]. 电子元件与材料, 2011, 30(12): 54-57+60.  
Jiang Li, Wu Xiaoxia, Pan Yi, et al. An equivalent impedance model for lead-free solder joints based on crack propagation[J]. Electronic Components and Materials, 2011, 30(12): 54-57+60. (in Chinese)
- [13] Huang M, Lee C. Board level reliability of lead-free designs of BGAs, CSPs, QFPs and TSOPs[J]. Soldering & Surface Mount Technology, 2008, 20(3): 18-25.
- [14] 董佳岩, 景博, 黄以锋, 等. 振动载荷下电路板级焊点失效信号表征及分析[J]. 半导体技术, 2017, 42(4): 315-320.  
Dong Jiayan, Jing Bo, Huang Yifeng, et al. Characterization and analysis of board-level solder joint failure signals under vibration load [J]. Semiconductor Technology, 2017, 42(4): 315-320. (in Chinese)

#### 作者简介



胡家兴 男, 1991 年出生, 湖南永顺人, 博士研究生, 研究方向为智能监测与健康状态监控, 主要研究电子封装及设备的失效及退化。  
E-mail: xingjiahu@foxmail.com



景博 女, 1965 年出生, 河北邯郸人, 教授/博士生导师, 主要研究方向为故障诊断寿命预测、测试性设计与验证、可靠性评估。